

EE-IRM531

Architecture des ordinateurs & microprocesseur

Système d'évaluation

CC+EXAMEN

Crédits

3 ECTS

Liste des compétences visées : CG1, CG4, CS1, CS4, CS6.

Pré-requis: Algorithmique & structures de données (EE-IRM511).

Mots clés : RISC, CISC, Assembleur.

Objectifs de l'enseignement : A l'issue de ce cours, l'élève ingénieur connaîtra les éléments clés des architectures des ordinateurs. De plus, l'objectif de ce cours est de donner les éléments nécessaires à la compréhension des processeurs et à la pratique de la programmation en langage assembleur.

Contenu de l'enseignement :

1. Chapitre 1: Architecture de base
 - (a) Section 1: Modèle de Von Neumann
 - (b) Section 2: L'unité centrale
 - (c) Section 3: La mémoire principale
 - (d) Section 4: Les interfaces d'entrées/sorties
 - (e) Section 5: Les bus
 - (f) Section 6: Décodage d'adresses
2. Chapitre 2: Les mémoires
 - (a) Section 1: Organisation d'une mémoire
 - (b) Section 2: Caractéristiques d'une mémoire
 - (c) Section 3: Types de mémoire (RAM, ROM)
 - (d) Section 4: Critères de choix d'une mémoire
 - (e) Section 5: Notion de hiérarchie mémoire
3. Chapitre 3: Le microprocesseur
 - (a) Section 1: Architecture de base d'un microprocesseur (l'unité de commande, l'unité de traitement, schéma fonctionnel)
 - (b) Section 2: Cycle d'exécution d'une instruction
 - (c) Section 3: Jeu d'instructions (définition, type d'instructions, codage, mode d'adressage, temps d'exécution)
 - (d) Section 4: Langage de programmation
 - (e) Section 5: Performances d'un microprocesseur

4. Chapitre 4: Notion d'architecture RISC et CISC
5. Chapitre 5: Processeurs spéciaux
 - (a) Le Microcontrôleur
 - (b) Le processeur de signal
6. Chapitre 6: Échanges de données
 - (a) Section 1: L'interface d'entrée/sortie
 - (b) Section 2: Techniques d'échange de données
 - (c) Section 3: Types de liaisons (liaison parallèle, liaison série)
7. Chapitre 7: Présentation du 68000
 - (a) Section 1: Composant et signaux
 - (b) Section 2: Structure interne, registres
 - (c) Section 3: Jeu d'instruction, modes d'adressage et codage des instructions
 - (d) Section 4: Cycles de lecture et d'écriture asynchrones
8. Chapitre 8: Assembleur 68000
 - (a) Section 1: Instructions, champs et directives, étiquettes et opérandes symboliques
 - (b) Section 2: Édition de liens
 - (c) Section 3: Instructions arithmétiques, indicateurs signés et non signés
 - (d) Section 4: Comparaisons et tests
 - (e) Section 5: Sous-programmes, piles, passage de paramètres, instruction LINK
 - (f) Section 6: Les exceptions (exceptions logicielles, matérielles, mécanismes communs, étude détaillée des interruptions, mécanisme d'interfaçage aux périphériques synchrones, asynchrone)